



(43) 国際公開日
2006 年 4 月 13 日 (13.04.2006)

PCT

(10) 国
WO 2006/038390 A1

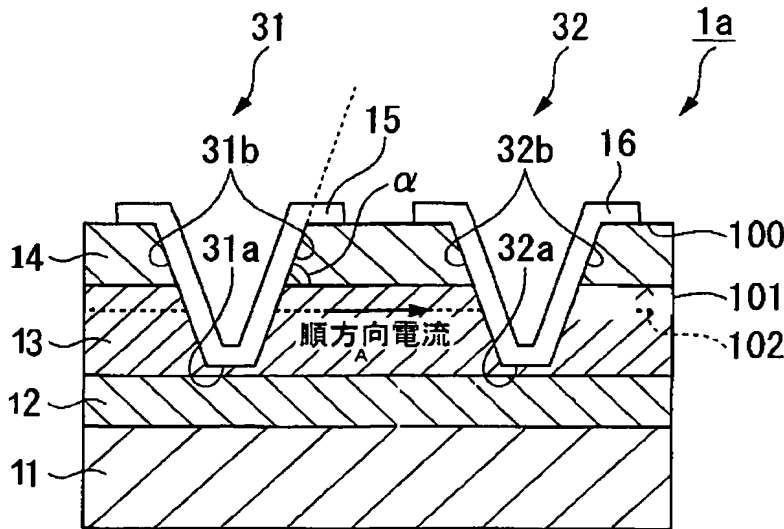
- (51) 国際特許分類:
HOIL 29147 (2006.01) HOIL 29/872 (2006.01)
- (21) 国際出願番号: PCT/JP2005/015405
- (22) 国際出願日: 2005 年 8 月 25 日 (25.08.2005)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権子ータ:
特願 2004-289248 2004 年 9 月 30 日 (30.09.2004) JP
- (71) 出願人 (米国を除く全ての指定国について): サンケン電気株式会社 (SANKEN ELECTRIC CO., LTD.) [JP/JP]; 〒3528666 埼玉県新座市北野 3 丁目 6 番 3 号 Saitama (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 大塚 康二 (OTSUKA, Koji) [JP/JP]; 〒3528666 埼玉県新座市北野 3 丁目 6 番 3 号 サンケン電気株式会社内 Saitama (JP). 岩

- 上 信 — (IWAKAMI, Shinichi) [JP/JP]; 〒3528666 埼玉県新座市北野 3 丁目 6 番 3 号 サンケン電気株式会社内 Saitama (JP).
- (74) 代理人: 志賀 正武, 外 (SHIGA, Masatake et al.); 〒1048453 東京都中央区八重洲 2 丁目 3 番 1 号 四 kyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (84) 指定国 依 示 の ない 限 り、 全 て の 種 類 の 広 域 保 護 が 可 能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD,

続 第 有 J

(54) Title: SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置



A FORWARD CURRENT

(57) Abstract: A two-dimensional carrier (102) is generated in the vicinity of an interface (101) which is a heterointerface between a semiconductor layer (13) and another semiconductor layer (14). A recessed portion (31) and another recessed portion (32) are formed from the major surface (100) to the interface (101). An electrode (15) composed of a metal which forms a Schottky junction with the semiconductor layers (13) and (14) is formed on the bottom surface (31a) and the lateral surface (31b) of the recessed portion (31). An electrode (16) composed of a metal which forms a low-resistance contact with the semiconductor layers (13) and (14) is formed on the bottom surface (32a) and the lateral surface (32b) of the recessed portion (32). Consequently, there can be obtained a semiconductor device having improved high-frequency characteristics wherein the contact

resistance between an electrode and a semiconductor layer is reduced.

は の 要 約: ヘテロ界面である半導体層 13 と半導体層 14 との界面 101 の近傍には、2 次元キャリア 102 が発生している。主面 100 から界面 101 まで達するように凹部 31 および凹部 32 が形成されている。凹部 31 の底面 31a および側面 31b 上には、半導体層 13 および 14 とショットキー接合を形成する金属からなる電極 15 が形成されている。凹部 32 の底面 32a および側面 32b 上には、半導体層 13 および 14 と低抵抗接触を形成すると共に低抵抗接触する金属からなる電極 16 が形成されている。これにより、電極と半導体層との接触抵抗を低減すると共に、高周波特性を向上した半導体装置を提供する。

WO 2006/038390 A1



SL, SZ, TZ, UG, ZM, ZW), -x-ラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, R, _E, SI, _K, TR), OAPI の F, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

2 文字コード及び他の略語については、定期発行される各 *PCT* ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。